

Diseño de OTAs destinados a LNA para biosensado portátil

Julia Aragüés Aldea, Belén Calvo López, Nicolás Medrano Marqués

Grupo de Electrónica de Potencia y Microelectrónica (GEPM)
Instituto de Investigación en Ingeniería de Aragón (I3A)
Universidad de Zaragoza, Mariano Esquillor s/n, 50018, Zaragoza, Spain.
Tel. +34-876553427, e-mail: j.aragues@unizar.es

Resumen

Este trabajo aborda el diseño CMOS de un Amplificador Operacional de Tranconductancia (OTA), cumpliendo los requisitos de ruido, tamaño y consumo exigidos por un amplificador de bajo ruido (LNA) de realimentación capacitiva en un front-end analógico de biosensado de impedancia on-chip de alta frecuencia (1 MHz), compatible con monitorización celular.

Introducción

En el *front-end* analógico de un sistema de adquisición de bioimpedancia de alta frecuencia, (amplitudes $\sim \mu\text{V}$, frecuencia < 1 MHz), la etapa inicial LNA es crítica en el rendimiento del sistema total, exigiendo alta ganancia, buen rechazo al modo común (CMRR), y bajo consumo de potencia, todo en un área reducida. Aunar estas características es un reto, debido a los compromisos entre los distintos parámetros, especialmente ruido y consumo [1].

Considerando LNAs capaces de recuperar de forma fiable estas señales débiles, la arquitectura que presenta un mejor compromiso entre potencia y área dada una especificación de ruido son las redes de realimentación capacitiva [2]. La celda activa básica (Figura 1) es un OTA, al que se trasladan las exigencias de diseño en términos de ruido, frecuencia de operación, consumo y tamaño.

Diseño

Para minimizar consumo y tamaño, se consideran OTAs monoetapa, y completamente diferenciales para optimizar ruido y CMRR. Además, debe cumplir las especificaciones de ganancia en lazo abierto A_o de 80 dB, para tener un error en ganancia en lazo cerrado < 0.1 dB, y una frecuencia a ganancia unidad, GBW, de 100 MHz, de forma que en lazo cerrado el ancho de banda del LNA sea de 1 MHz. Esta especificación, dado C_L , fija en el diseño del OTA la transconductancia G_m necesaria.

El OTA monoetapa con alta ganancia y buen compromiso ruido-consumo es el conocido OTA

telescopico, que tomaremos como referencia. Por otra parte, el OTA que presenta una mejor eficiencia entre ruido y potencia es el denominado *Complementary Input* [1]; sin embargo, su ganancia A_o está limitada. Así, para preservar las características de ruido-potencia, aumentando la ganancia, se considera un OTA con entrada complementaria y salida cascode.

Telescopic Cascode (TC). El OTA telescópico se muestra en la Figura 2 (a). El par de entrada está formado por transistores NMOS $M1-M1'$, porque presentan una (g_m/I_D) mayor, siendo más adecuados para operar a alta frecuencia con menor ruido térmico [3]. La $G_m = g_{m1}$, y como carga activa emplea transistores cascode $M1c-M2c$ lo que aumenta la resistencia de salida $R_{out} \approx (g_{m1c}r_{o1c}r_{o1}) / (g_{m2c}r_{o2c}r_{o2})$ significativamente y, por tanto, la ganancia $A_o = G_m R_{out} = g_{m1} R_{out}$, siendo g_{mi} la transconductancia del MOS i y r_{oi} su resistencia de salida.

Complementary Input (CI). El OTA de entrada complementaria se muestra en la Figura 2 (b). El par diferencial de entrada cuenta con transistores NMOS ($M1-M1'$) y PMOS ($M2-M2'$) unidos por el terminal de puerta ($V_{in}^{\pm}$) y drenador ($V_{out}^{\mp}$). Esta estructura, supuesto $g_{mp} \approx g_{mn} \approx g_{m1}$ duplica la transconductancia del OTA a $G_m = g_{mp} + g_{mn} = 2g_{m1}$ para la misma corriente de polarización I_{bias} que la empleada en el TC, mejorando el compromiso consumo-ruido. Sin embargo, su resistencia de salida $R_{out} \approx (r_{op}/r_{on})$ está limitada de modo que la ganancia $A_o = G_m R_{out}$ se encuentra acotada.

Complementary Input Cascoded Output (CICO). Una posibilidad para que el OTA CI cumpla la especificación de A_o , manteniendo el compromiso entre ruido y potencia es aumentar la resistencia de salida introduciendo transistores cascode ($M1c-M1c'-M2c-M2c'$), tal como muestra la Figura 2 (c), denominado OTA de entrada complementaria y salida cascode. De esta manera, la ganancia $A_o = 2g_{m1}(g_{m1c}r_{o1c}r_{o1c'}) / (g_{m2c}r_{o2c}r_{o2c'})$ se incrementa preservando el consumo y sin degradar el ruido.

Resultados

Para validar y comparar prestaciones, las tres arquitecturas mostradas en la Figura 2 se han diseñado en una tecnología CMOS de 0.18 μm alimentadas a una tensión V_{DD} de 1,2 V y con un condensador de carga C_L de 0.1 pF, manteniendo idénticas dimensiones (W/L) para los transistores principales (par de entrada y cascode): expresadas en ($\mu\text{m}/\mu\text{m}$), son 40/1 para M1-M1', 100/1 para M2-M2', 10/1 para M1c-M1c' y 20/1 para M2c-M2c'.

Incluyen un circuito de realimentación del modo común (CMFB) compuesto por transistores (M5-M5'-M5'') en triodo, encargados de fijar la tensión en modo común a la salida a $V_{CM}=V_{DD}/2= 0,6$ V, sin incrementar el consumo y con mínimo incremento de área. Notar que, para conseguir la misma transconductancia, la corriente de polarización es $2I_{bias}$ en el OTA TC, mientras que en los OTA CI y CICO se reduce a I_{bias} , fijada a 1 μA .

Los resultados obtenidos de las simulaciones a nivel esquemático para las principales prestaciones se muestran en la Tabla 1.

Tabla 1. Comparación de las prestaciones de los diferentes OTAs

Parameter	TC	CI	CICO
I_{bias} ; I_{total} (μA)	2; 17,7	1; 8,7	1; 8,7
G_m (μS)	181,5	179,2	179,1
$V_{out}^{DC} = V_{CM}$ (mV)	0,594	0,594	0,597
P (μW)	21,24	10,4	10,4
Eficiencia $\gamma = G_m/I_{total}$ (S/A)	10,25	20,6	20,58
A_o (dB)	72,8	41,9	78,7
GBW @ $C_L=0,1$ pF	147,7	99,5	114,2
V_{inRMS} (1 Hz-1 MHz) (μVRMS)	15,61	10,03	10,15

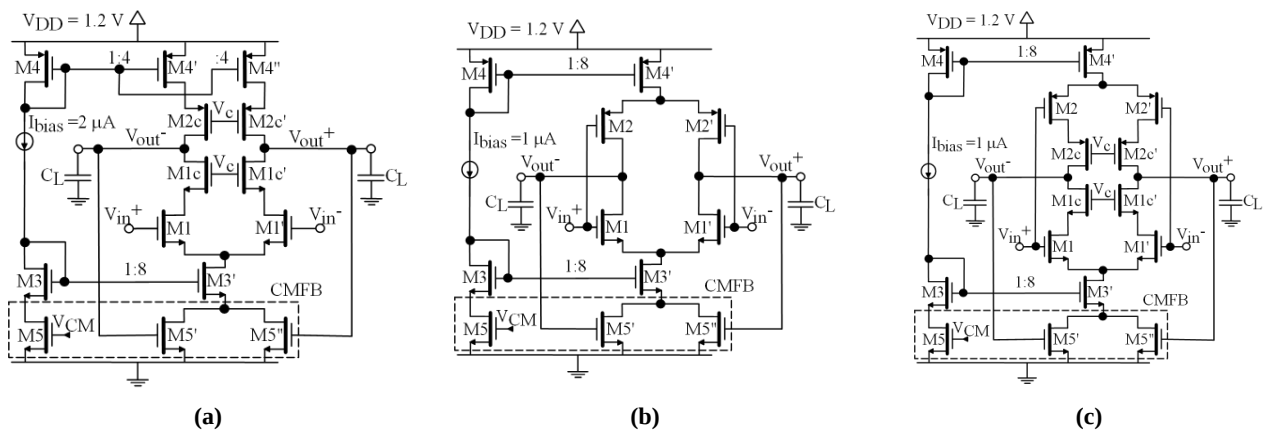


Figura 2: Esquemáticos de los OTAs: (a) TC, (b) CI, (c) CICO

Conclusiones

El OTA que presenta mejores resultados de ganancia y ruido V_{inRMS} es el CICO, ya que combina las ventajas de las otras dos arquitecturas: alta resistencia de salida (TC) y alta transconductancia sin aumentar la corriente de polarización (CI) debido al par complementario. Es, por tanto, el OTA óptimo para su utilización en nuestra aplicación.

REFERENCIAS

- [1]. D. A. Hall, K. A. A. Makinwa and T. Jang, "Quantifying Biomedical Amplifier Efficiency: The noise efficiency factor," in *IEEE Solid-State Circuits Magazine*, vol. 15, no. 2, pp. 28-33, Spring 2023, doi: 10.1109/MSSC.2023.3256353
- [2]. J. L. Valtierra, M. Delgado-Restituto, R. Fiorelli and Á. Rodríguez-Vázquez, "A Sub- μ W Reconfigurable Front-End for Invasive Neural Recording That Exploits the Spectral Characteristics of the Wideband Neural Signal," in *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol. 67, no. 5, pp. 1426-1437, May 2020, doi: 10.1109/TCSI.2020.2968087.
- [3]. F. Zhang, J. Holleman and B. P. Otis, "Design of Ultra-Low Power Biopotential Amplifiers for Biosignal Acquisition Applications," in *IEEE Transactions on Biomedical Circuits and Systems*, vol. 6, no. 4, pp. 344-355, Aug. 2012, doi: 10.1109/TBCAS.2011.2177089.

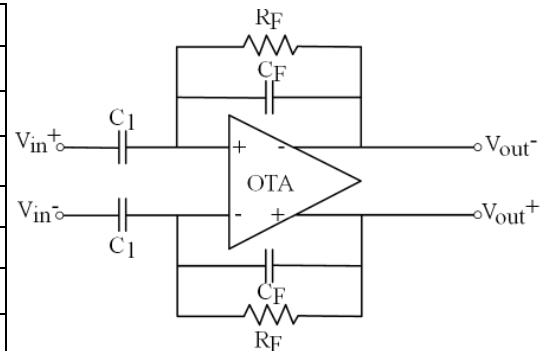


Figura 1: LNA capacitivo

