Efecto de Ciclos de Stress Térmico hasta el Régimen Criogénico Profundo en Resistencias CMOS Integradas

Yago Esquíroz-Olloqui¹, Jorge Pérez-Bailón², Santiago Celma¹, Carlos Sánchez-Azqueta¹

¹ Grupo de Diseño Electrónico (GDE), Instituto de Investigación en Ingeniería de Aragón (I3A)

² Quantum Devices and Materials Group (Q-MAD), Instituto de Nanociencia y Materiales de Aragón (INMA-CSIC) Universidad de Zaragoza

Objetivos

- Sometimiento del circuito integrado a **stress térmico** realizando **3 ciclos de enfriamiento-calentamiento**.
- Evaluación del **comportamiento eléctrico** de las resistencias de polisilicio integradas en tecnología **CMOS** en todo el **rango de temperatura (280K - 4K)** y el efecto del **stress térmico**.

Resultados

Tipo N+

- ↓ Temperatura ↓ Resistencia
- Las curvas de los tres ciclos están solapadas.

Tipo P+

- ↓ Temperatura ↑ Resistencia
- Existe diferenciación entre las curvas.

Conclusiones

- Las resistencias de polisilicio integradas en tecnología CMOS **cambian** su comportamiento eléctrico **con la temperatura**.
- Tras someter los componentes a 3 ciclos de stress térmico
 - Resistencia tipo **N+** no sufre degradaciones apreciables.
 - Resistencia tipo **P+** comienza a presentar degradaciones y tiene una variación del **5%** dependiendo de si se **enfía o calienta**